

## 明 細 書

半導体部品の外装パラジウムめっき構造及び半導体装置の製造方法

### 技術分野

本発明は、リードフレーム等の半導体部品又は半導体パッケージの外部接続端子を構成している素材表面にパラジウム又はパラジウム合金めっきを施す、外装パラジウムめっき構造及び半導体装置の製造方法に関する。

### 背景技術

従来、集積回路（ＩＣ）パッケージ等の半導体部品をはんだ、ろう付け等により基板に実装する場合には、環境保護の観点から鉛を含まない状態で接合するようにした実装方式が一般化しつつある。したがって、ＩＣパッケージの端子部に施される、外装はんだめっきにおいては、 $\text{Sn/Pb}$ （錫・鉛）はんだめっきに代わり、 $\text{Sn/Ag}$ （錫・銀）、 $\text{Sn/Bi}$ （錫・ビスマス）、 $\text{Sn/Cu}$ （錫・銅）めっき等が使用されるに至っている。

しかしながら、これらの鉛を含まないはんだめっきにより接合しようとする場合は、ノジュール（塊の形成）や異常析出によるバリが、外部端子を成形する際に、めっき滓となって、端子間の短絡を引き起こしたり、実装後はんだめっき部から発生するウイスキーが端子との間で短絡を引き起こす等、しばしば重大な問題が生ずることがあった。また、鉛成分を含まないはんだめっき浴はその管理が難しく、現在に至るまで安定してめっき皮膜を析出させることが出来ないのが実情であった。

また、鉛を含まない外装はんだめっきとして、パラジウム（ $\text{Pd}$

）又はPd合金皮膜を事前にめっきしたPd-PPF (Pd Pre-Plated Lead Frame) と呼ばれているリードフレームが知られている（特開平4-115558号公報参照）。しかしながら、従来のPd-PPFでは、ICパッケージ組立加工工程、特にリフローによる半導体素子等の搭載工程における熱履歴にリードフレームの銅基材が耐え得るように下地金属としてニッケル（Ni）を用いなければならなかった。即ち、リフロー工程等のように比較的高い温度の熱履歴が作用した際に、リードフレーム基材である銅又は銅合金がパラジウム（Pd）又はPd合金皮膜へ、或いはその上層へ拡散するのを下地ニッケル層により防止する必要があった。

上述したように、従来の半導体パッケージの外装めっき構造において、環境保護の観点から鉛を使用しない場合はウィスカー等の発生により端子間の短絡の問題があり、また基材である銅又は銅合金にパラジウム（Pd）又はPd合金めっき皮膜を形成する場合は、銅のPdへの或いはその上層へ拡散するのを防止するために、Pd又はPd合金皮膜の下地層としてニッケル層を設ける必要があった（特開平4-115558号公報参照）。

#### 発明の開示

そこで、本発明では、半導体パッケージの外装めっき構造において、ロウ付け金属としての従来のはんだめっきに代わる材料としてPd又はPd合金皮膜を用い、しかも従来のNi、Pd、Auめっきを施した3層めっきリードフレームに代表されるPd-PPF (Pd Pre-Plated Lead Frame) と同様に、端子間におけるウィスカー等による短絡等の問題を生ずることなく、信頼性の高い半導体パッケージを提供することができ、かつ半導体パッケージの組立後の外装工程の安定化を図ることのできる、半導体部品の外装めっき

構造を提供することを目的とする。

上記の目的を達成するために、本発明によれば、銅又は銅合金系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造が提供される。

この場合において、前記Pd又はPd合金層の上面に、このパッケージを実装する基板側のはんだとの濡れ性を向上するために、厚さ $0.1\mu\text{m}$ 以下のAu又はAu合金めっきを施すことを特徴とする。

また、本発明では、鉄又は鉄ニッケル系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造が提供される。

さらに、本発明の外装パラジウムめっき構造は、前記Pd又はPd合金層の上面に、このパッケージを実装する基板側のはんだとの濡れ性を向上するために、厚さ $0.1\mu\text{m}$ 以下のAu又はAu合金めっきを施すことを特徴とする。

また、本発明によると、銅又は銅合金系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面と、めっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、

前記めっきを施すことを特徴とする半導体パッケージの製造方法が提供される。

更にまた、本発明によると、鉄又は鉄ニッケル系素材を使用した半導体パッケージの外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、

少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面と、めっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体パッケージの製造方法が提供される。

以下、添付図面を参照して本発明の実施の形態について詳細に説明する。

#### 図面の簡単な説明

図1は、本発明の外装パラジウムめっき構造を採用することのできる半導体部品、特にリードフレームの平面図である。

図2a及び2bは、従来の外装パラジウムめっき構造の2つの例を断面図で示す。

図3は、本発明の第1実施形態に係る外装パラジウムめっき構造の断面図である。

図4は、本発明の第2実施形態に係る外装パラジウムめっき構造の断面図である。

図5は、本発明の外装パラジウムめっき構造を採用した半導体装置の外観を示す。

#### 発明を実施するための最良の形態

図1は本発明の半導体パッケージの外装パラジウムめっき構造を

採用することのできるリードフレームの平面図である。

図 1 に示すリードフレーム 10 において、12 はアウターリード、14 はインナーリード、16 は半導体チップ（図示せず）が搭載されるチップ搭載部でサポートバー 18 によりレール 20、20 に接続されている。22 はダムバーである。

リードフレーム 10 上には、チップ搭載部 16 に半導体チップが搭載され、この半導体チップとインナーリード 14 とがワイヤで接続され、半導体チップ、ワイヤおよびインナーリード 14 が封止樹脂により封止されて半導体装置が完成される。この半導体装置のアウターリード 12 上にはあらかじめはんだ皮膜が形成されるか、或いは半導体装置の基板への実装時にはんだ皮膜が形成されて基板上の所定位置にはんだ付けされる。

本発明の実施形態では、樹脂により封止した後のアウターリード 12 上に、Ni 層等の下地層又は中間層を介在させることなく Pd または Pd 合金皮膜を形成し、場合によっては、さらにその上に Au めっき皮膜を薄く形成する。

リードフレームの素材は特に限定されることなく、Cu または Cu 合金、Fe-Ni 合金など通常用いられる素材を使用できる。

図 2 a 及び 2 b は従来の半導体パッケージ又はリードフレームの外装はんだめっき構造の概略断面図、図 3 は本発明の半導体パッケージの外装はんだめっき構造の第 1 実施形態の概略断面図、図 4 は第 2 実施形態の概略断面図、図 5 は樹脂により封止した半導体装置の外観図である。

図 2 a の従来技術においては、リードフレームの端子部の Cu 基材又は Fe-Ni 系合金基材 10 に、厚さ 10  $\mu$ m 程度のはんだめっき層 24 を形成している。しかしながら、前述のように、本発明では、環境等の観点から、図 3 に示すように、鉛を使用せずに、C

u 系基材又は Fe-Ni 系合金基材に直接 Pd 又は Pd 合金層をめつきにより形成している。また、本発明においては、図 2 b に示す、特開平 4-115558 号公報に開示されている構造のように、リードフレーム基材（アウターリード）10（12）上に、Ni 層 32 を介在させて、Pd めっき層 26 を形成し更にその上に Au 層 28 を形成するのではなく、Ni 層を介在させないで直接 Pd 又は Pd 合金層 26 を形成している。

即ち、図 3 に示す本発明の第 1 実施形態では、半導体装置のリードフレームのアウターリード端子部の Cu 基材又は Fe-Ni 系合金基材 10（12）に、厚さ 0.3  $\mu\text{m}$  以下のパラジウム（Pd）めっき層又は Pd 合金めっき層 26 を形成している。この Pd 又は Pd 合金めっき層 26 の厚さは実際上は 0.05  $\mu\text{m}$  程度でその役割を果たす。

また、図 4 に示す本発明の第 2 実施形態では、第 1 実施形態と同様、半導体装置のリードフレームのアウターリード端子部の Cu 基材又は Fe-Ni 系合金基材 10（12）に、厚さ 0.3  $\mu\text{m}$  以下の厚さでパラジウム（Pd）めっき層又は Pd 合金めっき層 26 を形成し、更に、その上面に、0.1  $\mu\text{m}$  以下の厚さで Au めっき層 28 を形成したものである。實際上、この Au めっき層 28 の厚さは、0.001  $\mu\text{m}$  ~ 0.1  $\mu\text{m}$  であり、最も薄い場合は、Au 原子 1 個ずつの厚みに相当するものとなる。また、この第 2 実施形態においても、Pd 又は Pd 合金めっき層 26 の厚さは 0.05  $\mu\text{m}$  程度で良い。

このように、従来のはんだめっきに代わる材料として Pd 又は Pd 合金皮膜を用いた、リードフレーム等における 3 層 Pd-P-PF（Pd Pre-Plated Lead Frame）構造は、図 2 b に示すように、基材の銅（Cu）10（12）の上に、下地金属のニッケル（Ni



べると、従来技術における A g めっきリードフレームはモールド封止樹脂との密着性に優れる傾向にある。現在主流となっている鉛を含まないはんだを用いると、高温リフローによってリードフレームと封止樹脂との剥離が生じ易くなっており、モールド樹脂 30 との密着性に有利な従来技術型の A g めっきリードフレームが市場に受け入れられる場合もある。

しかしながら、鉛を含まない外装はんだめっきは、めっき浴の管理が難しく、いまだ安定しためっき皮膜を形成するに至っていない。また、異常析出、ウィスカー等の発生が問題となる。このため、従来技術型の A g めっきリードフレームにおいても、P d 外装はんだめっきが有効となり得る。

P d - P P F は外部接続端子の基板への接合のみならず、ワイヤボンディングを行なうためのめっき皮膜を兼ねることから、リードフレーム全面に、N i、P d、A u めっきを行っているのが現状である。

しかしながら、本発明では、従来技術型の A g めっきリードフレームを使用してモールド樹脂封止後に、即ち、図 5 に示すように樹脂 30 により封止した後にアウターリード 12 の接続端子部のみに、P d めっき 26、又は P d めっきを施した後その上に更に A u めっき 28 を施すことで、貴金属である P d 及び A u の使用量を大幅に削減し、半導体パッケージの価格を低減することが可能となった。

したがって、上記のような本発明の半導体パッケージの外装めっき構造によると、従来の鉛を含まない外装めっき構造に比べて、次のような利点がある。

(1) 実装後のはんだめっきからのウィスカー等により短絡の可能性が少ない。これに対し、従来の、鉛を含まない外装はんだめっ



きにおいて、めっき浴の「濃度」が、金属皮膜の形成を促進する「要因」で、異常析出を生じ「カス」による「端子間の短絡」の問題がある。

(2) P d めっき浴は、めっき液の「濃度」が、金属皮膜の形成を促進する「要因」で、異常析出を生じ「カス」による「端子間の短絡」の問題がある。

(3) 1 めっき浴は、めっき液の「濃度」が、金属皮膜の形成を促進する「要因」で、異常析出を生じ「カス」による「端子間の短絡」の問題がある。

以上添付図面を参照して本発明の実施形態について説明したが、本発明は上記の実施形態に限定されるものではなく、本発明の精神ないし範囲内において種々の形態、変形、修正等が可能である。

#### 産業上の利用可能性

以上説明したように、本発明によれば、従来の、鉛を含まない外装はんだめっきと比較して、めっき浴の管理が容易で、安定しためっき皮膜を形成することができ、異常析出やウィスカー等による、端子間の短絡の問題を起こす可能性が少ない。また、めっきに要する時間を短くすることができ、生産性の大幅な向上が可能となる。

## 請 求 の 範 囲

1. 銅又は銅合金系素材を使用した半導体部品の外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきするPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造。

2. 前記Pd又はPd合金層の上面に、厚さ $0.1\mu\text{m}$ 以下のAu又はAu合金めっきを施すことを特徴とする請求項1に記載の外装パラジウムめっき構造。

3. 鉄又は鉄ニッケル系素材を使用した半導体部品の外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、前記素材とめっきするPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施したことを特徴とする外装パラジウムめっき構造。

4. 前記Pd又はPd合金層の上面に、厚さ $0.1\mu\text{m}$ 以下のAu又はAu合金めっきを施すことを特徴とする請求項3に記載の外装パラジウムめっき構造。

5. 銅又は銅合金系素材を使用した半導体部品の外部接続端子の表面に、厚さ $0.3\mu\text{m}$ 以下のPd又はPd合金めっきを施すにあたって、

少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面とめっきを施すPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体装置の製造方法。

6. 鉄又は鉄ニッケル系素材を使用した半導体部品の外部接続端

子の表面に、厚さ  $0.3 \mu\text{m}$  以下の Pd 又は Pd 合金めっきを施すにあたって、

少なくとも半導体チップを搭載するダイ付け、ワイヤーボンディング、及び樹脂封止、の工程の終了後に、前記外部接続端子の素材表面とめっきを施す Pd 又は Pd 合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施すことを特徴とする半導体装置の製造方法。

## 要 約 書

半導体パッケージの外装めっき構造において、ロウ付け金属としての従来のはんだめっきに代わる材料として、Pd又はPd合金皮膜を用い、端子間におけるウィスカ等による短絡等の問題を生ずることなく、信頼性の高い半導体部品の外装めっき構造を提供する。本発明の外装めっき構造では、銅又は銅合金系素材を使用した半導体部品の外部接続端子（10，12）の表面に、ロウ付け金属としての従来のはんだめっきに代わる材料として、Pd又はPd合金（26）を用い、 $0.3\mu\text{m}$ 以下の厚さのめっき皮膜を形成する場合に、前記素材とめっきしたPd又はPd合金層との間に、下地層又は中間金属層を介在させることなく、前記めっきを施す、また場合によっては、更にその上に $0.1\mu\text{m}$ 以下のAu又はAu合金めっき（28）を施す。

1/2

Fig. 1

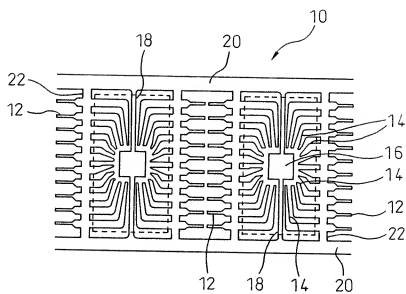


Fig 2 a

從左側看

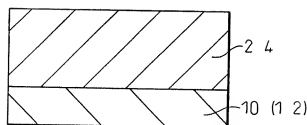
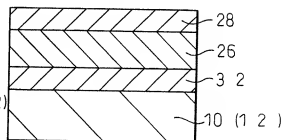


Fig . 2 b

從右側看



2/2

Fig.3

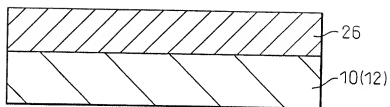


Fig.4

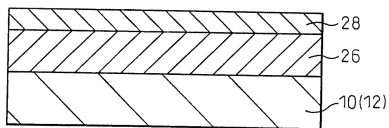


Fig.5

